

## PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2000-134941

(43)Date of publication of application : 12.05.2000

(51)Int.Cl.

H02M 7/48

H02M 7/5387

H05B 41/282

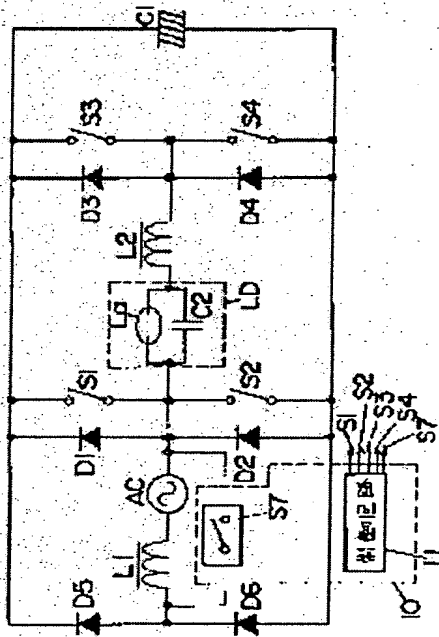
(21)Application number : 10-306099

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 27.10.1998

(72)Inventor : NIIHORI HIROSHI

(54) POWER SUPPLY



elements off.

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the startability of an HID lamp and keep power characteristics and power output constant even if the voltage of the lamp becomes higher than usual.

SOLUTION: This power supply equipment is provided with switching elements S1-S4, diodes D1-D6, inductors L1, L2, and a smoothing capacitor C1. This equipment is also installed with a control circuit 11. When the right side of a switching element S7 and of an AC power supply AC becomes negative, the control circuit 11 repeatedly conducts a series of control in which it turns only the switching elements S2, S3 on and then turns only the switching element S7 on and finally turns all the switching elements off. When the right side becomes positive, it repeatedly conducts a series of control in which it turns only the switching elements S1, S4 on and then turns only the switching element S7 on and finally turns all the switching

対応なし、実抄

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-134941

(P2000-134941A)

(43) 公開日 平成12年5月12日 (2000.5.12)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 2 M 7/48		H 0 2 M 7/48	E 3 K 0 7 2
	7/5387		A 5 H 0 0 7
H 0 5 B 41/282		H 0 5 B 41/29	Z
			C

審査請求 未請求 請求項の数4 O L (全 13 頁)

(21) 出願番号 特願平10-306099

(22) 出願日 平成10年10月27日 (1998. 10. 27)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 新堀 博市

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100087767

弁理士 西川 恵清 (外 1 名)

F ターム (参考) 3K072 AA11 BA03 BA05 BB01 BB10

BC01 GA01 CB18 GC04 HB03

5H007 AA06 BB03 CA02 CB05 CC01

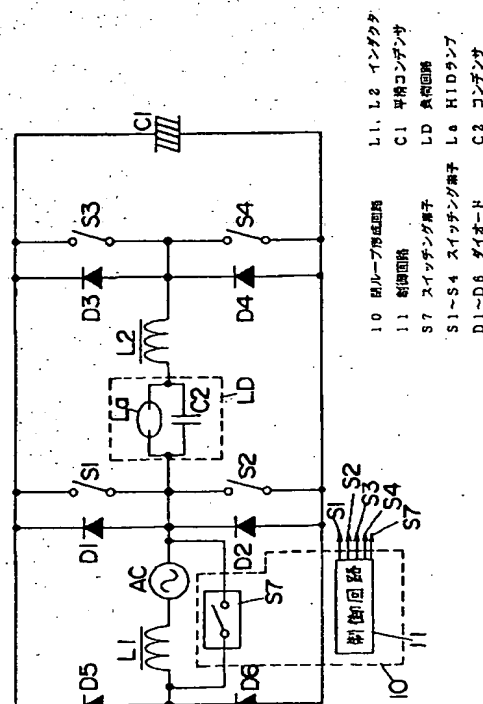
DA06 DB03 GA01

(54) 【発明の名称】 電源装置

(57) 【要約】

【課題】 H I Dランプの始動性の向上と、そのランプ電圧が通常よりも高くなっても定電力特性および定電力出力の維持を図る。

【解決手段】 スイッチング素子 S 1 ~ S 4、ダイオード D 1 ~ D 6、インダクタ L 1、L 2 および平滑コンデンサ C 1 を備える電源装置に対し、スイッチング素子 S 7 と、交流電源 A C の右端が負極になると、スイッチング素子 S 2、S 3 のみをオンにし、次いでスイッチング素子 S 7 のみをオンにし、次いで全スイッチング素子を 10 オフにする一連の制御を繰り返す一方、正極になると、スイッチング素子 S 1、S 4 のみをオンにし、次いでスイッチング素子 S 7 のみをオンにし、次いで全スイッチング素子をオフにする一連の制御を繰り返す制御回路 1 1 を設けた。



1

## 【特許請求の範囲】

【請求項1】 直列接続の第1および第2スイッチング素子と、  
前記第1および第2スイッチング素子と並列接続される直列接続の第3および第4スイッチング素子と、  
前記第1～第4スイッチング素子とそれぞれ並列接続される第1～第4ダイオードと、  
前記第1および第2スイッチング素子と並列接続される直列接続の第5および第6ダイオードと、  
前記第1および第2スイッチング素子の接続点と前記第105および第6ダイオードの接続点との間に交流電源とともに直列接続される第1インダクタと、  
前記第3および第4スイッチング素子と並列接続される平滑コンデンサと、  
前記第1および第2スイッチング素子の接続点と前記第3および第4スイッチング素子の接続点との間に負荷回路とともに直列接続される第2インダクタと、  
前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極の場合、前記第1および第2スイッチング素子の接続点から前記負荷回路20路および第2インダクタを通過して前記第3および第4スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン/オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極の場合、前記第3および第4スイッチング素子の接続点から前記負荷回路および第2インダクタを通過して前記第1および第2スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン/オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う閉ループ形成手段とを備える電源装置。

【請求項2】 前記閉ループ形成手段は、  
前記第5および第6ダイオードとそれぞれ並列接続される第5および第6スイッチング素子と、  
前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第6スイッチング素子のうち前記第2および第3スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子のうち前記第2および第6スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返す一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第6スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第6スイッチ

2

ング素子のうち前記第1および第5スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返す行方制御回路とを備える請求項1記載の電源装置。

【請求項3】 前記閉ループ形成手段は、  
前記交流電源および第1インダクタと並列接続される第7スイッチング素子と、  
前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第4および第7スイッチング素子のうち前記第2および第3スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子のうち前記第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返す行方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第4および第7スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返す行方制御回路とを備える請求項1記載の電源装置。

【請求項4】 前記第7スイッチング素子は当該第7スイッチング素子を双方向に流れる電流の遮断が可能なスイッチング素子である請求項3記載の電源装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、交流電源から電力を取り込んで直流電力を得る直流電源回路と、この直流電源回路からの電力を使用して負荷回路に交流電力を供給するインバータ回路とにより構成される電源装置に関するものである。

## 【0002】

【従来の技術】従来、例えば放電灯などによりなる負荷回路に対して、交流電源から電力を取り込んで直流電力を得る直流電源回路と、この直流電源回路からの電力を使用して負荷回路に交流電力を供給するインバータ回路とにより構成される電源装置が広く採用されている。このような電源装置には、直流電源回路およびインバータ回路でスイッチング素子を兼用するものが知られている。

【0003】図9は特願平9-234811号に記載のいわゆる兼用チョッパ方式を採用する電源装置の概略構成図である。

【0004】この電源装置は、直列接続のFETQ1、Q2と、これらFETQ1、Q2と並列接続される直列接続のFETQ3、Q4と、FETQ1、Q2と並列接続される直列接続のFETQ5、Q6と、FETQ1、Q2の接続点とFETQ5、Q6の接続点との間に交流

3

電源ACとともに直列接続され一端がFETQ5、Q6の接続点と接続されるインダクタL1と、FETQ3、Q4と並列接続される平滑コンデンサC1と、FETQ1、Q2の接続点とFETQ3、Q4の接続点との間に負荷回路LDとともに直列接続されるインダクタL2とを備え、直流電源回路およびインバータ回路でFETQ1、Q2を兼用する構成になっている。

【0005】また、電源装置は、交流電源ACの両出力端のうち、FETQ1、Q2の接続点側の出力端が負極になると（FETQ5、Q6の接続点側の出力端から本電源装置内への電流引込みが可能になると）、FETQ2、Q3、Q6のみをオンにし、次いでFETQ3のみをオンにし、次いでFETQ1～Q6をオフにするオン／オフ制御を繰り返し行う一方、FETQ1、Q2の接続点側の出力端が正極になると（FETQ1、Q2の接続点側の出力端から本電源装置内への電流引込みが可能になると）、FETQ1、Q4、Q5のみをオンにし、次いでFETQ2、Q4のみをオンにし、次いでFETQ1～Q6をオフにするオン／オフ制御を繰り返し行う図略の制御回路を備える。

【0006】この制御回路によってオン／オフ制御が行われると、FETQ1、Q2の接続点側の出力端が負極になっている場合、FETQ2、Q3、Q6のみがオンになっている期間には、FETQ2に互いに逆向きとなる電流が交流電源ACおよび平滑コンデンサC1から流れ、FETQ3のみがオンになっている期間には、互いに逆向きとなる電流が交流電源ACおよびインダクタL2から流れることになる。

【0007】これに対し、FETQ1、Q2の接続点側の出力端が正極になっている場合、FETQ1、Q4、Q5のみがオンになっている期間には、FETQ1に互いに逆向きとなる電流が交流電源ACおよび平滑コンデンサC1から流れ、FETQ2、Q4のみがオンになっている期間には、互いに逆向きとなる電流が交流電源ACおよびインダクタL2から流れることになる。

【0008】このように、兼用されるFETQ1、Q2の各々に対し、2つの電流ループを形成して互いに逆向きの電流が流れるようにすることで、FETQ1、Q2での損失低減が図られている。

【0009】ただし、FETQ1～Q6の各々は、ソース・サブストレートが接続され、ドレインおよびソースにそれぞれカソードおよびアノードが接続されるボディ（寄生）ダイオード（図9では破線で図示）を有する構造になっている。

【0010】また、FETQ1、Q2が兼用されているので、直流電源回路はFETQ1、Q2、Q5、Q6、インダクタL1および平滑コンデンサC1により構成され、インバータ回路はFETQ1～Q4およびインダクタL2により構成される。

【0011】

4

【発明が解決しようとする課題】しかしながら、図9に示す電源装置では、負荷回路LDが、後述する図10と同様にHIDランプLaおよびこのHIDランプLaと並列接続されるコンデンサC2により構成されるとすると、始動時におけるランプ電圧の確保が困難となる課題が生じる。

【0012】すなわち、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC2は、FETQ2、Q3またはFETQ1、Q4のオン時に平滑コンデンサC1によって急速にほぼ平滑コンデンサC1の両端電圧まで充電される。この場合、コンデンサC2の両端電圧が平滑コンデンサC1の両端電圧とほぼ同じで、ランプ電圧が高い状態にあるから、始動時のHIDランプLaにとっては望ましい状態にあると言える。ところが、この後、コンデンサC2がFETQ1、Q3またはFETQ2、Q4のオンによりインダクタL2を介して短絡されるので、コンデンサC2が放電し、そのエネルギーがインダクタL2に移動する。そして、最終的にはインダクタL2のエネルギーは平滑コンデンサC1に還流して戻る。この結果、コンデンサC2の両端電圧が平滑コンデンサC1の両端電圧よりも低くなってランプ電圧が下がり、上記課題が生じることとなる。

【0013】図10はこのような課題を解決しようとする特願平10-79921号に記載の電源装置の概略構成図である。

【0014】この電源装置は、上記明細書中の「課題を解決するための手段」に記載されているように、直列接続のスイッチング素子S1、S2と、これらスイッチング素子S1、S2と並列接続される直列接続のスイッチング素子S3、S4と、図9に示したFETQ1～Q4の各寄生ダイオードと同様の回路配置でスイッチング素子S1～S4とそれぞれ並列接続されるダイオードD1～D4と、スイッチング素子S1、S2と並列接続される直列接続のダイオードD5、D6と、スイッチング素子S1、S2の接続点とダイオードD5、D6の接続点との間に交流電源ACとともに直列接続され一端がダイオードD5、D6の接続点と接続されるインダクタL1と、スイッチング素子S3、S4と並列接続される平滑コンデンサC1とを備えているほか、図外に制御回路を備えている。

【0015】この制御回路は、上記明細書中の実施例1では、HIDランプLaが放電開始までの高インピーダンス状態にある場合、交流電源ACの両出力端のうち、スイッチング素子S1、S2の接続点側の出力端が負極になると、スイッチング素子S2、S3のみをオンにし、次いでスイッチング素子S1～S4をオフにするオン／オフ制御を繰り返し行い、一定時間の経過後、スイッチング素子S2、S3のみをオンにし、次いでスイッチング素子S1、S3のみをオンにし、次いでスイッチング素子S1～S4をオフにするオン／オフ制御を繰り返す。

5

返し行うものである。このように、スイッチング素子S 1, S 2の接続点側の出力端が負極になった時点から一定時間、スイッチング素子S 1のオン動作を一時的に停止すると、コンデンサC 2がインダクタL 2を介して短絡されなくなるので、コンデンサC 2は、一定時間、平滑コンデンサC 1の両端電圧とほぼ同じ電圧を維持することになる。

【0016】一方、交流電源ACの両出力端のうち、スイッチング素子S 1, S 2の接続点側の出力端が正極になると、スイッチング素子S 1, S 4のみをオンにし、10 次いでスイッチング素子S 1～S 4をオフにするオン／オフ制御が繰り返し行われ、一定時間の経過後、スイッチング素子S 1, S 4のみをオンにし、次いでスイッチング素子S 2, S 4のみをオンにし、次いでスイッチング素子S 1～S 4をオフにするオン／オフ制御が繰り返し行われる。このように、スイッチング素子S 1, S 2の接続点側の出力端が正極になった時点から一定時間、スイッチング素子S 2のオン動作を一時的に停止すると、コンデンサC 2がインダクタL 2を介して短絡されなくなるので、コンデンサC 2は、一定時間、平滑コン20 デンサC 1の両端電圧とほぼ同じ電圧を維持することになる。ただし、電圧極性は上記の場合とは逆になる。

【0017】このように上記制御回路がオン／オフ制御を行うことで、H I Dランプの始動性の向上が図られる。

【0018】しかしながら、図10に示す電源装置では、平滑コンデンサC 1の両端電圧が一層低下する場合、その定電力特性を維持するためにはスイッチング素子S 1, S 3またはスイッチング素子S 2, S 4をオンにする期間を一層長くする必要があるが、その期間を一30 層長くすると逆に負荷回路LDへの電力供給量が一層低下してしまい、定電力出力を維持することが困難になる。

【0019】例えば、H I Dランプでは、寿命末期や固体のばらつきによってランプ電圧が通常よりも高くなる場合がある。このような場合、通常点灯時に、負荷回路LDをインダクタL 2を介して短絡すると、負荷回路LDへの電力供給量が低下してしまう。このとき、H I Dランプは点灯状態にあり電力を消費しているので、H I Dランプが放電開始までの高インピーダンス状態にある40 場合よりも多量の電力が必要となり、この結果、スイッチング素子S 1, S 3またはスイッチング素子S 2, S 4をオンにする期間がより長くなる。ところが、その期間を長くすると負荷回路LDへの電力供給量が低下してしまうという悪循環に陥り、ランプ電圧が通常よりも高くなったH I Dランプの安定点灯が困難になってしまう。

【0020】本発明は、上記事情に鑑みてなされたものであり、例えばH I DランプおよびこのH I Dランプと並列接続されるコンデンサにより負荷回路が構成されて50

6

も、H I Dランプの始動性を向上させることができるとともに、H I Dランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することができる電源装置を提供することを目的とする。

【0021】

【課題を解決するための手段】上記課題を解決するための本発明の電源装置は、直列接続の第1および第2スイッチング素子と、前記第1および第2スイッチング素子と並列接続される直列接続の第3および第4スイッチング素子と、前記第1～第4スイッチング素子とそれぞれ並列接続される第1～第4ダイオードと、前記第1および第2スイッチング素子と並列接続される直列接続の第5および第6ダイオードと、前記第1および第2スイッチング素子の接続点と前記第5および第6ダイオードの接続点との間に交流電源とともに直列接続される第1インダクタと、前記第3および第4スイッチング素子と並列接続される平滑コンデンサと、前記第1および第2スイッチング素子の接続点と前記第3および第4スイッチング素子の接続点との間に負荷回路とともに直列接続される第2インダクタと、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極の場合、前記第1および第2スイッチング素子の接続点から前記負荷回路および第2インダクタを通過して前記第3および第4スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン／オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極の場合、前記第3および第4スイッチング素子の接続点から前記負荷回路および第2インダクタを通過して前記第1および第2スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン／オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う閉ループ形成手段とを備えるものである。

【0022】この構成では、交流電源の両出力端のうち第1および第2スイッチング素子の接続点側の出力端が負極の場合、第2および第3スイッチング素子がオンにされると、負荷回路および第2インダクタに平滑コンデンサの両端電圧が印加するようになる。このとき、例えば、負荷回路がH I DランプおよびこのH I Dランプと並列接続されるコンデンサにより構成され、H I Dランプが放電開始までの高インピーダンス状態にあるとすれば、そのH I Dランプと並列接続されるコンデンサは、ほぼ平滑コンデンサの両端電圧まで充電されるようになり、加えて、第1および第2スイッチング素子の接続点

7

から負荷回路および第2インダクタを通過して第3および第4スイッチング素子の接続点に向かって電流が流れ得る第2インダクタを介した負荷回路の短絡閉ループが形成されないで、平滑コンデンサの両端電圧にほぼ等しい電圧を保持するようになる。交流電源の両出力端のうち第1および第2スイッチング素子の接続点側の出力端が正極の場合でも、上記同様に、H I Dランプと並列接続されるコンデンサが平滑コンデンサの両端電圧にほぼ等しい電圧を保持するようになるから、始動に好適な電圧がH I Dランプの両端に印加するようになる。これにより、H I DランプおよびこのH I Dランプと並列接続されるコンデンサにより負荷回路が構成されても、H I Dランプの始動性を向上させることが可能になる。

【0023】また、閉ループ形成手段が第1インダクタを介した交流電源の短絡およびこの短絡の解除を行うので、その短絡時に交流電源からの電力によって第1インダクタに磁気エネルギーが蓄積されるようになり、その短絡が解除されると、交流電源および磁気エネルギーを蓄積する第1インダクタによって平滑コンデンサが充電されるようになるから、第1および第2スイッチング素子を利用することなく昇圧チョップ動作が行われるようになる。これにより、例えば、H I DランプおよびこのH I Dランプと並列接続されるコンデンサにより負荷回路が構成され、H I Dランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0024】なお、前記閉ループ形成手段は、前記第5および第6ダイオードとそれぞれ並列接続される第5および第6スイッチング素子と、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第6スイッチング素子のうち前記第2および第3スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子のうち前記第2および第6スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返し行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第6スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子のうち前記第1および第5スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返し行う制御回路とを備えるものでもよい。この構成によれば、例えばH I DランプおよびこのH I Dランプと並列接続されるコンデンサにより負荷回路が構成されても、H I Dランプの始動性を向上させることが可能になるとともに、H I Dランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0025】また、前記閉ループ形成手段は、前記交流

8

電源および第1インダクタと並列接続される第7スイッチング素子と、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第4および第7スイッチング素子のうち前記第2および第3スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子のうち前記第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返し行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第4および第7スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子のうち前記第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返し行う制御回路とを備えるものでもよい。この構成によれば、例えばH I DランプおよびこのH I Dランプと並列接続されるコンデンサにより負荷回路が構成されても、H I Dランプの始動性を向上させることが可能になるとともに、H I Dランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0026】さらに、前記第7スイッチング素子は当該第7スイッチング素子を双方向に流れる電流の遮断が可能なスイッチング素子でもよい。この構成によれば、交流電源の両出力端のうち第1および第2スイッチング素子の接続点側の出力端が負極であっても正極であっても、第1インダクタを介した交流電源の短絡およびこの短絡の解除が可能になる。

【0027】

【発明の実施の形態】図1は本発明の第1実施形態に係る電源装置の概略構成図、図2および図3は図1に示す制御回路の説明図で、以下これらの図を用いて第1実施形態について説明する。

【0028】この電源装置は、直列接続のスイッチング素子（第1および第2スイッチング素子）S1、S2と、これらスイッチング素子S1、S2と並列接続される直列接続のスイッチング素子（第3および第4スイッチング素子）S3、S4と、スイッチング素子S1～S4とそれぞれ並列接続されるダイオード（第1～第4ダイオード）D1～D4と、スイッチング素子S1、S2と並列接続される直列接続のダイオード（第5および第6ダイオード）D5、D6と、スイッチング素子S1、S2の接続点とダイオードD5、D6の接続点との間に交流電源ACとともに直列接続され一端がダイオードD5、D6の接続点と接続されるインダクタ（第1インダクタ）L1と、スイッチング素子S3、S4と並列接続される平滑コンデンサC1と、スイッチング素子S1、S2の接続点とスイッチング素子S3、S4の接続点との間に負荷回路LDとともに直列接続されるインダクタ

9

(第2インダクタ) L 2とを図10に示す電源装置と同様に備えているほか、閉ループ形成回路(閉ループ形成手段) 10をさらに備えている。なお、スイッチング素子S 1～S 4はトランジスタまたは図9に示すFET Q 1～Q 4でもよい。この場合、後者によれば、ダイオードD 1～D 4に相当する寄生ダイオードが含まれる構造になるので、ダイオード素子を別途設ける必要がなくなる。また、負荷回路LDは、図10と同様に、HIDランプLaおよびこのHIDランプLaと並列接続されるコンデンサC 2により構成されている。

【0029】上記閉ループ形成回路10は、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が負極の場合、スイッチング素子S 1、S 2の接続点から負荷回路LDおよびインダクタL 2をそれぞれ通過してスイッチング素子S 3、S 4の接続点に向かって電流が流れ得るインダクタL 2を介した負荷回路LDの短絡閉ループの形成を回避しながら、スイッチング素子S 1～S 4のオン/オフを行うとともに、インダクタL 1を介した交流電源ACの短絡およびこの短絡の解除を行う一方、交流電源ACの両出力端のうちス  
20  
スイッチング素子S 1、S 2の接続点側の出力端が正極の場合、スイッチング素子S 3、S 4の接続点からインダクタL 2および負荷回路LDをそれぞれ通過してスイッチング素子S 1、S 2の接続点に向かって電流が流れ得るインダクタL 2を介した負荷回路LDの短絡閉ループの形成を回避しながら、スイッチング素子S 1～S 4のオン/オフを行うとともに、インダクタL 1を介した交流電源ACの短絡およびこの短絡の解除を行うもので、第1実施形態では、交流電源ACおよびインダクタL 1と並列接続されるスイッチング素子(第7スイッチング素子) S 7と、制御回路11とにより構成されている。なお、スイッチング素子S 7は、当該スイッチング素子S 7を双方向に流れる電流の遮断が可能なものであればよく、例えばトランジスタやリレーなどでもよい。

【0030】制御回路11は、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が負極になると、すなわち正極となるダイオードD 5、D 6の接続点側の出力端から本電源装置内への電流引込みが可能になると、図2に示すように、スイッチング素子S 1～S 4、S 7のうちスイッチング素子S 2、S 3  
40  
をオンにし、次いでスイッチング素子S 1～S 4、S 7のうちスイッチング素子S 7をオンにし、次いでスイッチング素子S 1～S 4、S 7をオフにする一連の制御を繰り返し行う一方、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が正極になると、すなわちこの正極になる出力端から本電源装置内への電流引込みが可能になると、図3に示すように、スイッチング素子S 1～S 4、S 7のうちスイッチング素子S 1、S 4をオンにし、次いでスイッチング素子S 1～S 4、S 7のうちスイッチング素子S 7をオンにし、  
50

10

次いでスイッチング素子S 1～S 4、S 7をオフにする一連の制御を繰り返し行うものである。

【0031】図4は本電源装置の動作説明図で、この図を用いて第1実施形態の回路動作について説明する。

【0032】交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が負極になると、図2の期間T 1および図4(a)に示すように、スイッチング素子S 1～S 4、S 7のうちスイッチング素子S 2、S 3がオンになる。

【0033】スイッチング素子S 2、S 3がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、インダクタL 1、ダイオードD 5、平滑コンデンサC 1、ダイオードD 2および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC 1が充電される。

【0034】一方、負荷回路LD側では、平滑コンデンサC 1が電源となって、平滑コンデンサC 1、スイッチング素子S 3、インダクタL 2、負荷回路LD、スイッチング素子S 2および平滑コンデンサC 1の閉ループにこの順路に沿って電流が流れる。これにより、負荷回路LDに電力が供給されるとともにインダクタL 2に磁気エネルギーが蓄積される。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC 2は平滑コンデンサC 1によって急速にほぼ平滑コンデンサC 1の両端電圧まで充電される。

【0035】この後、期間T 1が経過すると、図2の期間T 2および図4(b)に示すように、スイッチング素子S 1～S 4、S 7のうちスイッチング素子S 7がオンになる。

【0036】スイッチング素子S 7がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、インダクタL 1、スイッチング素子S 7および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、インダクタL 1にエネルギーが蓄積される。

【0037】一方、負荷回路LD側では、期間T 1でインダクタL 2に蓄積されたエネルギーによって、インダクタL 2、負荷回路LD、スイッチング素子S 7、ダイオードD 5、平滑コンデンサC 1、ダイオードD 4およびインダクタL 2の閉ループと、インダクタL 2、負荷回路LD、ダイオードD 1、平滑コンデンサC 1、ダイオードD 4およびインダクタL 2の閉ループとに電流が流れる。これにより、インダクタL 2に蓄積されたエネルギーが負荷回路LDに電力を供給しながら平滑コンデンサC 1に戻る。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、スイッチング素子S 1、S 2の接続点から負荷回路LDおよびインダクタL 2をそれぞれ通過してスイッチング素子S 3、S 4の接続点に向かって電流が流れ得るインダクタL 2を介した負荷回路LDの短絡閉ループが形成され

11

ないので、コンデンサC 2は、そのインダクタL 2を介した負荷回路LDの短絡閉ループで放電するようなことがなくなる。したがって、コンデンサC 2は期間T 1の充電で得たほぼ平滑コンデンサC 1の両端電圧を保持することが可能になる。

【0038】この後、インダクタL 2に蓄積されたエネルギーが無くなると、図4 (c) に示すように、スイッチング素子S 7のオンによる閉ループのみに電流が流れる。

【0039】この後、期間T 2が経過すると、図2の期間T 3に示すように、スイッチング素子S 1～S 4、S 7がオフになる。

【0040】スイッチング素子S 1～S 4、S 7がオフになると、交流電源ACおよび期間T 2でエネルギーを蓄積したインダクタL 1によって、「交流電源ACおよびインダクタL 1」、ダイオードD 5、平滑コンデンサC 1、ダイオードD 2および「交流電源ACおよびインダクタL 1」の閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC 1は、「交流電源ACおよびインダクタL 1」によって充電されるので、両端電圧が交流電源ACの電圧レベル以上に昇圧することになる。

【0041】この後、期間T 3が経過すると、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が正極になるまで、上記T 1～T 3期間の一連の動作が繰り返される。

【0042】この後、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が正極になると、図3の期間T 1に示すように、スイッチング素子S 1～S 4、S 7のうちスイッチング素子S 1、S 4 30がオンになる。

【0043】スイッチング素子S 1、S 4がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、ダイオードD 1、平滑コンデンサC 1、ダイオードD 6、インダクタL 1および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC 1が充電される。

【0044】一方、負荷回路LD側では、平滑コンデンサC 1が電源となって、平滑コンデンサC 1、スイッチング素子S 1、負荷回路LD、インダクタL 2、スイッチング素子S 4および平滑コンデンサC 1の閉ループにこの順路に沿って電流が流れる。これにより、負荷回路LDに電力が供給されるとともにインダクタL 2に磁気エネルギーが蓄積される。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC 2は、平滑コンデンサC 1によって、図2の期間T 1の場合とは逆極性で急速にほぼ平滑コンデンサC 1の両端電圧まで充電される。

【0045】この後、図3の期間T 1が経過すると、期間T 2に示すように、スイッチング素子S 1～S 4、S 50

12

7のうちスイッチング素子S 7がオンになる。

【0046】スイッチング素子S 7がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、スイッチング素子S 7、インダクタL 1および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、インダクタL 1にエネルギーが蓄積される。

【0047】一方、負荷回路LD側では、図3の期間T 1でインダクタL 2に蓄積されたエネルギーによって、インダクタL 2、ダイオードD 3、平滑コンデンサC 1、ダイオードD 6、スイッチング素子S 7、負荷回路LDおよびインダクタL 2の閉ループと、インダクタL 2、ダイオードD 3、平滑コンデンサC 1、ダイオードD 2、負荷回路LDおよびインダクタL 2の閉ループとに電流が流れる。これにより、インダクタL 2に蓄積されたエネルギーが負荷回路LDに電力を供給しながら平滑コンデンサC 1に戻る。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、スイッチング素子S 3、S 4の接続点からインダクタL 2および負荷回路LDをそれぞれ通過してスイッチング素子S 1、S 2の接続点に向かって電流が流れ得るインダクタL 2を介した負荷回路LDの短絡閉ループが形成されないで、コンデンサC 2は、そのインダクタL 2を介した負荷回路LDの短絡閉ループで放電するようなことがなくなる。したがって、コンデンサC 2は図3の期間T 1の充電で得たほぼ平滑コンデンサC 1の両端電圧を保持することが可能になる。

【0048】この後、インダクタL 2に蓄積されたエネルギーが無くなると、スイッチング素子S 7のオンによる閉ループのみに電流が流れる。

【0049】この後、図3の期間T 2が経過すると、図3の期間T 3に示すように、スイッチング素子S 1～S 4、S 7がオフになる。

【0050】スイッチング素子S 1～S 4、S 7がオフになると、交流電源ACおよび図3の期間T 2でエネルギーを蓄積したインダクタL 1によって、「交流電源ACおよびインダクタL 1」、ダイオードD 1、平滑コンデンサC 1、ダイオードD 6および「交流電源ACおよびインダクタL 1」の閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC 1は、「交流電源ACおよびインダクタL 1」によって充電されるので、両端電圧が交流電源ACの電圧レベル以上に昇圧することになる。

【0051】この後、図3の期間T 3が経過すると、交流電源ACの両出力端のうちスイッチング素子S 1、S 2の接続点側の出力端が負極になるまで、上記図3のT 1～T 3期間の一連の動作が繰り返される。

【0052】以上、第1実施形態によれば、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC 2は、スイッチング素子S 2、S 3ま



13

たはS1、S4のオンによりほぼ平滑コンデンサC1の両端電圧まで充電された後、図9に示す従来の電源装置のように、スイッチング素子S1、S3またはS2、S4のオンによりインダクタL2を介して短絡されることがないから、始動に好適な電圧をHIDランプLaの両端に印加することが可能になる。これにより、HIDランプLaの始動性を向上させることが可能になる。

【0053】また、インダクタL1、ダイオードD5、D6、平滑コンデンサC1およびスイッチング素子S7によりなる直流電源回路がスイッチング素子S1～S4、ダイオードD1～D4およびインダクタL2によりなるインバータ回路のスイッチング素子S1、S2を利用することなく昇圧チョップ動作が可能になるので、HIDランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0054】また、スイッチング素子S7のオン時には交流電源AC側の閉ループと負荷回路LD側の閉ループとに流れる電流が互いに逆向きになるので、スイッチング素子S7での損失低減が可能になる。

【0055】さらに、昇圧チョップ回路を構成するので、交流電源からこの全周期に亘って入力電流を引き込むことが可能になるから、例えば交流電源側にフィルタ回路を設ければ、入力電流高調波歪の抑制が可能になる。

【0056】図5は本発明の第2実施形態に係る電源装置の概略構成図、図6および図7は図5に示す制御回路の説明図で、以下これらの図を用いて第2実施形態について説明する。

【0057】この電源装置は、スイッチング素子S1～S4、ダイオードD1～D6、インダクタL1、L2および平滑コンデンサC1を第1実施形態と同様に備えているほか、第1実施形態とは異なる閉ループ形成回路20を備えている。

【0058】この閉ループ形成回路20は、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が負極の場合、スイッチング素子S1、S2の接続点から負荷回路LDおよびインダクタL2をそれぞれ通過してスイッチング素子S3、S4の接続点に向かって電流が流れ得るインダクタL2を介した負荷回路LDの短絡閉ループの形成を回避しながら、スイッチング素子S1～S4のオン/オフを行うとともに、インダクタL1を介した交流電源ACの短絡およびこの短絡の解除を行う一方、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が正極の場合、スイッチング素子S3、S4の接続点からインダクタL2および負荷回路LDをそれぞれ通過してスイッチング素子S1、S2の接続点に向かって電流が流れ得るインダクタL2を介した負荷回路LDの短絡閉ループの形成を回避しながら、スイッチング素子S1～S4のオン/オフを行うとともに、インダクタL1を介した交流

14

電源ACの短絡およびこの短絡の解除を行うもので、第2実施形態では、ダイオードD5、D6とそれぞれ並列接続されるスイッチング素子S5、S6と、制御回路21とにより構成されている。なお、スイッチング素子S5、S6は、図9と同様のFETQ5、Q6でもよく、あるいはトランジスタなどでもよい。この場合、前者によれば、ダイオードD5、D6に相当する寄生ダイオードが含まれる構造になるので、ダイオード素子を別途設ける必要がなくなる。

【0059】制御回路21は、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が負極になると、図6に示すように、スイッチング素子S1～S6のうちスイッチング素子S2、S3をオンにし、次いでスイッチング素子S1～S6のうちスイッチング素子S2、S6をオンにし、次いでスイッチング素子S1～S6をオフにする一連の制御を繰り返し行う一方、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が正極になると、図7に示すように、スイッチング素子S1～S6のうちスイッチング素子S1、S4をオンにし、次いでスイッチング素子S1～S6のうちスイッチング素子S1、S5をオンにし、次いでスイッチング素子S1～S6をオフにする一連の制御を繰り返し行うものである。

【0060】図8は本電源装置の動作説明図で、この図を用いて第2実施形態の回路動作について説明する。

【0061】交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が負極になると、図6の期間T1および図8(a)に示すように、スイッチング素子S1～S6のうちスイッチング素子S2、S3がオンになる。これは第1実施形態と同様であるので、平滑コンデンサC1が充電される一方、負荷回路LDに電力が供給されるとともにインダクタL2に磁気エネルギーが蓄積される。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC2は平滑コンデンサC1によって急速にほぼ平滑コンデンサC1の両端電圧まで充電される。

【0062】この後、期間T1が経過すると、図6の期間T2および図8(b)に示すように、スイッチング素子S1～S6のうちスイッチング素子S2、S6がオンになる。

【0063】スイッチング素子S2、S6がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、インダクタL1、スイッチング素子S6、ダイオードD2および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、インダクタL1にエネルギーが蓄積される。

【0064】一方、負荷回路LD側では、期間T1でインダクタL2に蓄積されたエネルギーによって、インダクタL2、負荷回路LD、スイッチング素子S2、ダイオードD4およびインダクタL2の閉ループに電流が減

15

少しながら流れる。

【0065】これにより、交流電源AC側の閉ループと負荷回路LD側の閉ループとに流れる電流が互いに逆向きになるので、スイッチング素子S2での損失低減が可能になる。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、スイッチング素子S1、S2の接続点から負荷回路LDおよびインダクタL2をそれぞれ通過してスイッチング素子S3、S4の接続点に向かって電流が流れ得るインダクタL2を介した負荷回路LDの短絡閉ループが形成されないの10で、コンデンサC2は、そのインダクタL2を介した負荷回路LDの短絡閉ループで放電するようなことがなくなる。したがって、コンデンサC2は期間T1の充電で得たほぼ平滑コンデンサC1の両端電圧を保持することが可能になる。

【0066】この後、インダクタL2に蓄積されたエネルギーが無くなると、図8(c)に示すように、交流電源AC側の閉ループのみに電流が流れる。

【0067】この後、図6の期間T2が経過すると、期間T3に示すように、スイッチング素子S1～S6がオフになる。

【0068】スイッチング素子S1～S6がオフになると、交流電源ACおよび図6の期間T2でエネルギーを蓄積したインダクタL1によって、「交流電源ACおよびインダクタL1」、ダイオードD5、平滑コンデンサC1、ダイオードD2および「交流電源ACおよびインダクタL1」の閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC1は、「交流電源ACおよびインダクタL1」によって充電されるので、両端電圧が交流電源ACの電圧レベル以上に昇圧すること30になる。

【0069】この後、図6の期間T3が経過すると、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が正極になるまで、上記図6のT1～T3期間の一連の動作が繰り返される。

【0070】この後、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が正極になると、図7の期間T1に示すように、スイッチング素子S1～S6のうちスイッチング素子S1、S4がオンになる。これは第1実施形態と同様であるので、平滑40コンデンサC1が充電される一方、負荷回路LDに電力が供給されるとともにインダクタL2に磁気エネルギーが蓄積される。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC2は、平滑コンデンサC1によって、図6の期間T1の場合とは逆極性で急速にほぼ平滑コンデンサC1の両端電圧まで充電される。

【0071】この後、図7の期間T1が経過すると、期間T2に示すように、スイッチング素子S1～S6のうちスイッチング素子S1、S5がオンになる。

16

【0072】スイッチング素子S1、S5がオンになると、交流電源AC側では、この交流電源ACが電源となって、交流電源AC、ダイオードD1、スイッチング素子S5、インダクタL1および交流電源ACの閉ループにこの順路に沿って電流が流れる。これにより、インダクタL1にエネルギーが蓄積される。

【0073】一方、負荷回路LD側では、図7の期間T1でインダクタL2に蓄積されたエネルギーによって、インダクタL2、ダイオードD3、スイッチング素子S1、負荷回路LDおよびインダクタL2の閉ループに電流が減少しながら流れる。

【0074】これにより、交流電源AC側の閉ループと負荷回路LD側の閉ループとに流れる電流が互いに逆向きになるので、スイッチング素子S1での損失低減が可能になる。また、このとき、HIDランプLaが放電開始までの高インピーダンス状態にある場合、スイッチング素子S3、S4の接続点からインダクタL2および負荷回路LDをそれぞれ通過してスイッチング素子S1、S2の接続点に向かって電流が流れ得るインダクタL2を介した負荷回路LDの短絡閉ループが形成されないの10で、コンデンサC2は、そのインダクタL2を介した負荷回路LDの短絡閉ループで放電するようなことがなくなる。したがって、コンデンサC2は図7の期間T1の充電で得たほぼ平滑コンデンサC1の両端電圧を保持することが可能になる。

【0075】この後、インダクタL2に蓄積されたエネルギーが無くなると、交流電源AC側の閉ループのみに電流が流れる。

【0076】この後、図7の期間T2が経過すると、期間T3に示すように、スイッチング素子S1～S6がオフになる。

【0077】スイッチング素子S1～S6がオフになると、交流電源ACおよび図7の期間T2でエネルギーを蓄積したインダクタL1によって、「交流電源ACおよびインダクタL1」、ダイオードD1、平滑コンデンサC1、ダイオードD6および「交流電源ACおよびインダクタL1」の閉ループにこの順路に沿って電流が流れる。これにより、平滑コンデンサC1は、「交流電源ACおよびインダクタL1」によって充電されるので、両端電圧が交流電源ACの電圧レベル以上に昇圧することになる。

【0078】この後、図7の期間T3が経過すると、交流電源ACの両出力端のうちスイッチング素子S1、S2の接続点側の出力端が負極になるまで、上記図7のT1～T3期間の一連の動作が繰り返される。

【0079】以上、第1実施形態によれば、HIDランプLaが放電開始までの高インピーダンス状態にある場合、コンデンサC2は、スイッチング素子S2、S3またはS1、S4のオンによりほぼ平滑コンデンサC1の両端電圧まで充電された後、図9に示す従来の電源装置

17

のように、スイッチング素子S1、S3またはS2、S4のオンによりインダクタL2を介して短絡されることがないから、始動に好適な電圧をHIDランプLaの両端に印加することが可能になる。これにより、HIDランプLaの始動性を向上させることが可能になる。

【0080】また、インダクタL1、ダイオードD5、D6、平滑コンデンサC1およびスイッチング素子S5、S6によりなる直流電源回路は、スイッチング素子S1～S4、ダイオードD1～D4およびインダクタL2によりなるインバータ回路のスイッチング素子S1、S2のオン/オフ状態に関わらず、ダイオードD1、D2を利用するだけで昇圧チョップ動作が可能になるので、HIDランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0081】また、スイッチング素子S2、S6のオン時およびスイッチング素子S1、S5のオン時には、それぞれスイッチング素子S2、S1において、交流電源AC側の閉ループと負荷回路LD側の閉ループとに流れる電流が互いに逆向きになるので、スイッチング素子S2、S1での損失低減が可能になる。

【0082】さらに、昇圧チョップ回路を構成するので、交流電源からこの全周期に亘って入力電流を引き込むことが可能になるから、例えば交流電源側にフィルタ回路を設ければ、入力電流高調波歪の抑制が可能になる。

【0083】なお、本電源装置は、HIDランプおよびこのHIDランプと並列接続されるコンデンサにより構成される負荷回路に対して好適なものとなるが、種々の負荷回路に対しても利用可能であることはいうまでもない。

【0084】

【発明の効果】以上のことから明らかなように、請求項1記載の発明によれば、直列接続の第1および第2スイッチング素子と、前記第1および第2スイッチング素子と並列接続される直列接続の第3および第4スイッチング素子と、前記第1～第4スイッチング素子とそれぞれ並列接続される第1～第4ダイオードと、前記第1および第2スイッチング素子と並列接続される直列接続の第5および第6ダイオードと、前記第1および第2スイッチング素子の接続点と前記第5および第6ダイオードの接続点との間に交流電源とともに直列接続される第1インダクタと、前記第3および第4スイッチング素子と並列接続される平滑コンデンサと、前記第1および第2スイッチング素子の接続点と前記第3および第4スイッチング素子の接続点との間に負荷回路とともに直列接続される第2インダクタと、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極の場合、前記第1および第2スイッチング素子の接続点から前記負荷回路および第2インダクタを通過

18

して前記第3および第4スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン/オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極の場合、前記第3および第4スイッチング素子の接続点から前記負荷回路および第2インダクタを通過して前記第1および第2スイッチング素子の接続点に向かって電流が流れ得る前記第2インダクタを介した前記負荷回路の短絡閉ループの形成を回避しながら、前記第1～第4スイッチング素子のオン/オフを行うとともに、前記第1インダクタを介した前記交流電源の短絡およびこの短絡の解除を行う閉ループ形成手段とを備えるので、例えばHIDランプおよびこのHIDランプと並列接続されるコンデンサにより負荷回路が構成されても、HIDランプの始動性を向上させることが可能になるとともに、HIDランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0085】請求項2記載の発明によれば、前記閉ループ形成手段は、前記第5および第6ダイオードとそれぞれ並列接続される第5および第6スイッチング素子と、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第6スイッチング素子のうち前記第2および第3スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子のうち前記第2および第6スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返し行う一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第6スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子のうち前記第1および第5スイッチング素子をオンにし、次いで前記第1～第6スイッチング素子をオフにする一連の制御を繰り返し行う制御回路とを備えるので、例えばHIDランプおよびこのHIDランプと並列接続されるコンデンサにより負荷回路が構成されても、HIDランプの始動性を向上させることが可能になるとともに、HIDランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0086】請求項3記載の発明によれば、前記閉ループ形成手段は、前記交流電源および第1インダクタと並列接続される第7スイッチング素子と、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が負極になると、前記第1～第4および第7スイッチング素子のうち前記第2および第3スイ

19

ッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子のうち前記第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返す一方、前記交流電源の両出力端のうち前記第1および第2スイッチング素子の接続点側の出力端が正極になると、前記第1～第4および第7スイッチング素子のうち前記第1および第4スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子のうち前記第7スイッチング素子をオンにし、次いで前記第1～第4および第7スイッチング素子をオフにする一連の制御を繰り返す制御回路とを備えるので、例えばHIDランプおよびこのHIDランプと並列接続されるコンデンサにより負荷回路が構成されても、HIDランプの始動性を向上させることが可能になるとともに、HIDランプのランプ電圧が通常よりも高くなっても定電力特性および定電力出力を維持することが可能になる。

【0087】請求項4記載の発明によれば、前記第7スイッチング素子は当該第7スイッチング素子を双方向に流れる電流の遮断が可能なスイッチング素子であるの20で、交流電源の両出力端のうち第1および第2スイッチング素子の接続点側の出力端が負極であっても正極であっても、第1インダクタを介した交流電源の短絡およびこの短絡の解除が可能になる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る電源装置の概略構成図である。

成図である。

【図2】図1に示す制御回路の説明図である。

【図3】図1に示す制御回路の説明図である。

【図4】第1実施形態に係る電源装置の動作説明図である。

【図5】本発明の第2実施形態に係る電源装置の概略構成図である。

【図6】図5に示す制御回路の説明図である。

【図7】図5に示す制御回路の説明図である。

【図8】第2実施形態に係る電源装置の動作説明図である。

【図9】兼用チョッパ方式を採用する電源装置の概略構成図である。

【図10】別の電源装置の概略構成図である。

【符号の説明】

10、20 閉ループ形成回路

11、21 制御回路

S5～S7 スwitchング素子

S1～S4 スwitchング素子

D1～D6 ダイオード

L1、L2 インダクタ

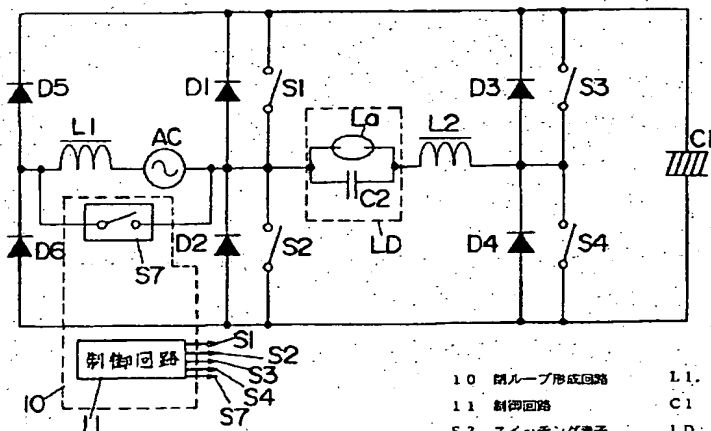
C1 平滑コンデンサ

LD 負荷回路

La HIDランプ

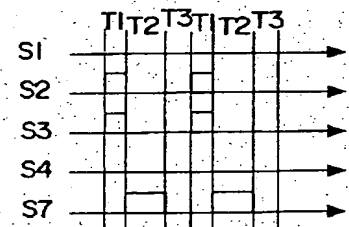
C2 コンデンサ

【図1】

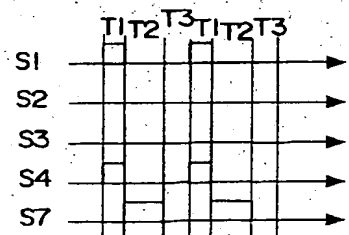


10 閉ループ形成回路  
11 制御回路  
S7 スwitchング素子  
S1～S4 スwitchング素子  
D1～D6 ダイオード  
L1、L2 インダクタ  
C1 平滑コンデンサ  
LD 負荷回路  
La HIDランプ  
C2 コンデンサ

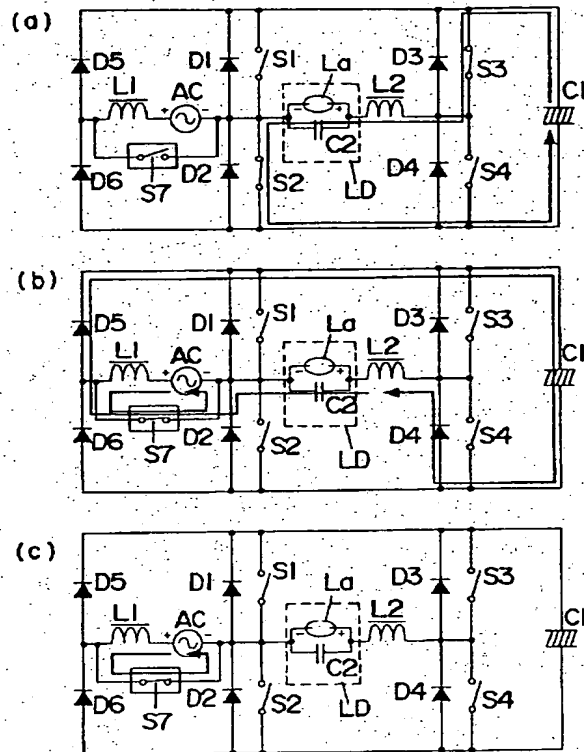
【図2】



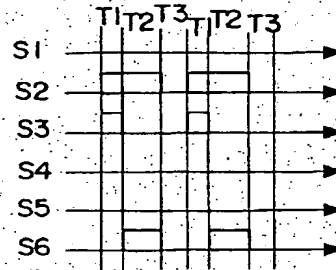
【図3】



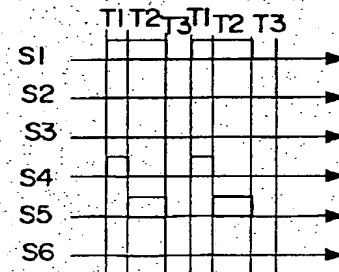
【図4】



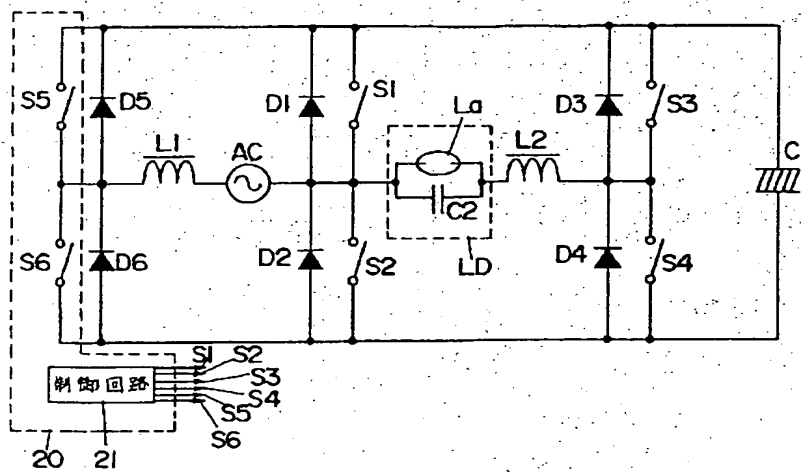
【図6】



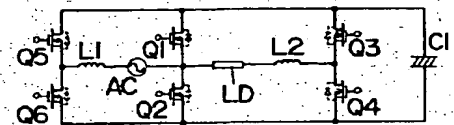
【図7】



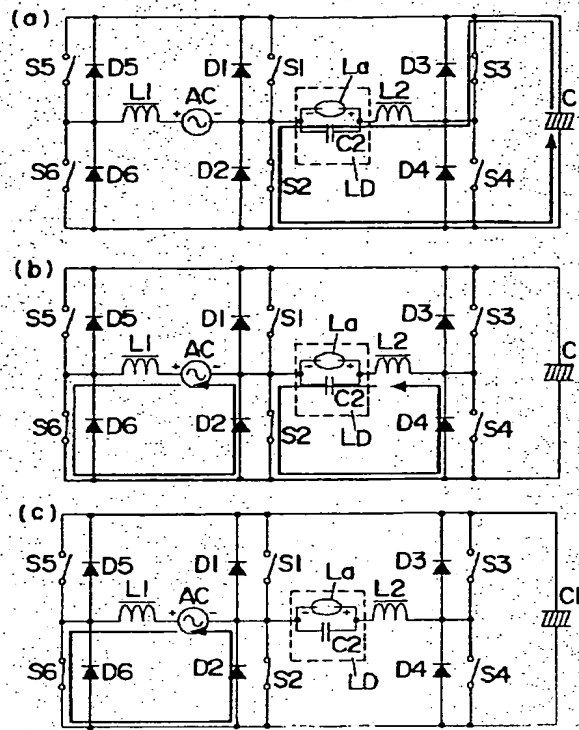
【図5】



【図9】



【図 8】



【図 10】

